

I.T.C.S. "ERASMO DA ROTTERDAM"

Liceo Artistico indirizzo Grafica - Liceo delle Scienze Umane opz. Economico sociale
 ITI Informatica e telecomunicazioni - ITI Costruzioni, ambiente e territorio
 Via Varalli, 24 - 20021 BOLLATE (MI) Tel. 023506460/75 – Fax 0233300549
 MITD450009 – C.F. 97068290150



Ministero dell'Istruzione, dell'Università e della Ricerca
 Dipartimento per la Programmazione
 Direzione Generale per interventi in materia di edilizia
 scolastica, per la gestione dei fondi strutturali per
 l'istruzione e per l'innovazione digitale
 Ufficio IV

PER LA SCUOLA - COMPETENZE E AMBIENTI PER L'APPRENDIMENTO (FSE-FESR)

PROGRAMMA CONSUNTIVO	Codice Mod. RQ 23.2 Pag. 1 / 2
----------------------	---------------------------------------

A.S.	2019/2020		
DOCENTE	PETRUZZIELLO RAFFAELE, BILARDO FILIPPO		
DISCIPLINA	TECNOLOGIE E PROGETTAZIONE DI SISTEMI INFORMATICI E DI TELECOMUNICAZIONI		
CLASSE	5I TELECOMUNICAZIONI	INDIRIZZO	INFORMATICA E TELECOMUNICAZIONI

	TITOLO DEL MODULO	Contenuti Svolti
--	-------------------	------------------

1	TECNICHE DI I/O	<p>LE TECNICHE DI INPUT/OUTPUT NEI SISTEMI EMBEDDED: POLLING, DMA, INTERRUPT. GESTIONE DELLE INTERRUZIONI: PROBLEMA DEL RICONOSCIMENTO; GESTIONE DELLA PRIORITÀ; GESTIONE DEL NESTING VALUTAZIONE DELLE PRESTAZIONE DELLE TECNICHE DI INTERRUPT TECNICHE DI RICONOSCIMENTO: POLLING, DAISY CHAIN E POGRAMMABLE INTERRUPT CONTROLLER LE TECNICHE DI GESTIONE DELLE ECCEZIONI E DELLE INTERRUPT; IL MECCANISMO DI GESTIONE DELLE INTERRUPT NEI SISTEMI CORTEXM: IL COPROCESSORE NVIC; SEQUENZA DI CONTEXT SWITCHING STATO DI UNA ECCEZIONE CONFIGURAZIONE ECCEZIONE NEI SISTEMI CORTEXM</p>
---	-----------------	--

2	INTERFACCIAMENTO DEI MICROPROCESSORI	<p>SCHEMA GENERALE DI UN SISTEMA DI ACQUISIZIONE DATI SINGOLO E MULTICANALE TEOREMA DEL CAMPIONAMENTO CAMPIONAMENTO REALE: CIRCUITO DI SAMPLE AND HOLD QUANTIZZAZIONE ED ERRORE DI QUANTIZZAZIONE CONVERSIONE DAC: RISOLUZIONE, VALORE DI FONDO-SALA, VALORE MASSIMO SCHEMA GENERALE DI UN CONVERTITORE DAC A RESISTENZE PESATE E R-2R ADC FLASH E SAR ACQUISIZIONE MULTICANALE</p>
---	--------------------------------------	--

3	TIPDI DI COMUNICAZIONE	<p>COMUNICAZIONI SERIALI SINCRONE E ASINCRONE. UART: CARATTERISTICHE; FRAME; REGISTRI E PROGRAMMAZIONE SU CORTEXM SSI: CARATTERISTICHE SPECIFICHE DELLE COMUNICAZIONI SINCRONE; COMUNICAZIONI "SINGLE MASTER SINGLE SLAVE", "SINGLE MASTER MULTIPLE SLAVE". I2C: SISTEMA DI COMUNICAZIONE SERIALE SU DUE FILI; SEGNALI E CONFIGURAZIONI PER CONNESSIONE SINGOLO O MULTI MASTER.</p>
---	------------------------	--

4*	SISTEMI OPERATIVI REAL TIME	<p>DEFINIZIONE DI SISTEMA REAL TIME DEFINIZIONE DI TASK; DEADLINE DI UN TASK HARD-TASK, FIRM-TASK E SOFT-TASK; SISTEMI REALTIME A LOOP INFINITO: CARATTERISTICHE SISTEMI OPERATIVI REAL-TIME SCHEDULING PREEMPTIVE E NON PREEMPTIVE ALGORITMI DI SCHEDULING: RATE MONOTONIC PRIORITY ASSIGNEMENT E EARLIEST DEADLINE FIRST SCHEDULING ORGANIZZAZIONE DEL SISTEMA OPERATIVO CMSIS-RTOS ALGORITMO DI SCHEDULING ROUND-ROBIN STATI DI UN THREAD RESOURCE SHARING: MUTEX E SEMAFORI</p>
----	-----------------------------	--



INTER-THREAD COMMUNICATION: SEGNALI, MESSAGE QUEUE E MAILQUEUE

5*	RETI DI SENSORI	DEFINIZIONE DI RETE DI SENSORI WIRELESS APPLICAZIONI DELLE RETI DI SENSORI WIRELESS TOPOLOGIE DELLE WSN BLOCCHI FUNZIONALI DI UN NODO SENSORE STANDARD 802.15.4 PER LE WPAN LIVELLO FISICO DELLO STANDARD 802.15.4 LIVELLO MAC DELLO STANDARD 802.15.4
----	-----------------	--

6	LABORATORIO	CONFIGURAZIONE E PROGRAMMAZIONE MICROCONTROLLORE STM32L476 ES01-LEDBLINK ES02-SYSTICK ES03-LIBRERIALED ES04-EXTERNAL INTERRUPTS ES05-LIBRERIA PULSANTI ES06-TASK INDIPENDENTI ES07-AUTOMAPARCHEGGIO ES08-UART
---	-------------	---

* MODULI SVOLTI CON DIDATTICA A DISTANZA

STRUMENTI/SUSSIDI DIDATTICI

SLIDE, PC

VERIFICHE E VALUTAZIONI	ATTIVITÀ DI RECUPERO	NOTE
VERIFICHE SCRITTE, ORALI E PRATICHE	IN ITINERE	

DATA _____

 IL DOCENTE

 GLI STUDENTI

