

# I.T.C.S. ERASMO DA ROTTERDAM

Liceo Artistico Indirizzo Grafica - Liceo delle Scienze Umane opz. Economico sociale  
ITI Informatica e Telecomunicazioni - ITI Costruzioni Ambiente e Territorio  
Via Varalli, 24 - 20021 BOLLATE (MI) - Tel. 023506460/75  
MITD450009 - C.F. 97068290150



**FONDI STRUTTURALI EUROPEI**  
**pon**  
2014-2020



Ministero dell'Istruzione, dell'Università e della Ricerca  
Dipartimento per la Programmazione  
Direzione Generale per interventi in materia di edilizia scolastica, per la gestione dei fondi strutturali per l'istruzione e per l'innovazione digitale  
Ufficio IV

PER LA SCUOLA - COMPETENZE E AMBIENTI PER L'APPRENDIMENTO (FSE-FESR)

PROGRAMMA CONSUNTIVO	Codice Mod. <b>RQ 23.3</b> Pag. 1 / 2
----------------------	---------------------------------------

<b>A.S.</b>	2021/2022		
<b>DOCENTE</b>	Prof. Razzaq Avaab – ITP Prof. Bilardo Filippo		
<b>DISCIPLINA</b>	Tecnologie e progettazione di sistemi informatici e di telecomunicazioni		
<b>CLASSE</b>	3L	<b>INDIRIZZO</b>	Informatica e Telecomunicazioni - articolazione Telecomunicazioni

	Titolo del modulo	Contenuti Svolti
1	<b>ELETTRONICA DIGITALE</b>	<ul style="list-style-type: none"><li>– Proprietà e teoremi dell'algebra di Boole</li><li>– Porte logiche</li><li>– Funzione di commutazione e forme canoniche</li><li>– Minimizzazione di una funzione di commutazione</li><li>– Analisi e sintesi di un circuito combinatorio</li></ul>
2	<b>VHDL</b>	<ul style="list-style-type: none"><li>– Entità ed Architettura</li><li>– Il tipo bit, bit_vector, STD_LOGIC STD_LOGIC_VECTOR, Tipo enumerativo</li><li>– Modelli descrittivi "behavioral", "data flow", "structural"</li><li>– Assegnamento condizionale</li><li>– Statement sequenziali</li><li>– Multiplexer e demultiplexer in VHDL</li></ul>
3	<b>CIRCUITI SEQUENZIALI</b>	<ul style="list-style-type: none"><li>– Circuiti asincroni e sincroni</li><li>– Latch SR</li><li>– Flip-Flop JK, T e D</li><li>– Contatori sincroni e asincroni</li><li>– Registri</li><li>– Statement sequenziali in VHDL</li><li>– Contatori asincroni e sincroni in VHDL</li><li>– Struttura if-elsif-else</li><li>– Struttura case-when</li><li>– Contatori e registri in VHDL</li></ul>
4	<b>ATTIVITÀ DI LABORATORIO</b>	<ul style="list-style-type: none"><li>– Simulazione di circuiti digitali con Tinkercad</li><li>– Circuito digitale da funzione logica</li><li>– Sintesi di circuiti combinatori (Progetto di un sistema di allarme)</li></ul>



E-mail: MITD450009@istruzione.it    PEC: MITD450009@pec.istruzione.it  
Dirigente Scolastico: preside@itcserasmo.it - Sito web: www.itcserasmo.it

- |  |  |   |
|--|--|---|
|  |  | <ul style="list-style-type: none"><li>- EDA Playground e Progettazione in VHDL</li><li>- Rilevazione dei numeri primi in VHDL</li></ul> |
|--|--|---|

**STRUMENTI/SUSSIDI DIDATTICI**

- |   |
|---|
| <ul style="list-style-type: none"><li>- Appunti del docente</li></ul> |
|---|

VERIFICHE E VALUTAZIONI	ATTIVITÀ DI RECUPERO	NOTE
<ul style="list-style-type: none"><li>- Verifiche scritte</li><li>- Interrogazioni orali</li></ul>		Attività di verifica svolte anche dall'ITP sulle esercitazioni di laboratorio

Data **17-05-2022**

Il Docente

**Prof. Razzaq Avaab**

Gli Studenti

**Aceti Simone****Rigoldi Mario****Leonesio Tommaso**