

I.T.C.S. "ERASMO DA ROTTERDAM"

Liceo Artistico indirizzo Grafica - Liceo delle Scienze Umane opz. Economico sociale
 ITI Informatica e telecomunicazioni - ITI Costruzioni, ambiente e territorio
 Via Varalli, 24 - 20021 BOLLATE (MI) Tel. 023506460/75 – Fax 0233300549
 MITD450009 – C.F. 97068290150



Ministero dell'Istruzione, dell'Università e della Ricerca
 Dipartimento per la Programmazione
 Direzione Generale per interventi in materia di edilizia
 scolastica, per la gestione dei fondi strutturali per
 l'istruzione e per l'innovazione digitale
 Ufficio IV

PER LA SCUOLA - COMPETENZE E AMBIENTI PER L'APPRENDIMENTO (FSE-FESR)

PROGRAMMA CONSUNTIVO	Codice Mod. RQ 23.2 Pag. 1 / 2
----------------------	---------------------------------------

A.S.	2020/2021		
DOCENTE	PETRUZZIELLO RAFFAELE, BILARDO FILIPPO		
DISCIPLINA	TECNOLOGIE E PROGETTAZIONE DI SISTEMI INFORMATICI E DI TELECOMUNICAZIONI		
CLASSE	3L	INDIRIZZO	INFORMATICA E TELECOMUNICAZIONI ART. TELECOMUNICAZIONI

	TITOLO DEL MODULO	Contenuti Svolti
1	DISPOSITIVI DIGITALI	PROPRIETÀ' DELL'ALGEBRA DI BOOLE TEOREMI DELL'ASSORBIMENTO E DO DE MORGAN FUNZIONI E PORTE PORTE LOGICHE AND, OR, NOT, NAND, NOR, XOR E XNOR FUNZIONE DI COMMUTAZIONE E FORME CANONICHE MINIMIZZAZIONE DI UNA FUNZIONE DI COMMUTAZIONE MAPPA DI KARNAUGH ANALISI E SINTESI DI UN CIRCUITO COMBINATORIO PORTE LOGICHE UNIVERSALI SINTESI DI CIRCUITI CON PORTE LOGICHE UNIVERSALI
2	VHDL	ENTITÀ ED ARCHITETTURA IL TIPO STD_LOGIC E STD_LOGIC_VECTOR TIPO ENUMERATIVO SEGNALI MODELLI DESCRITTIVI "BEHAVIORAL" E "DATA FLOW" ASSEGNAMENTO CONDIZIONALE HALF ADDER E FULL ADDER, HAL SUBTRACTOR E FUL SUBTRACTOR COMPARATORE MULTIPLEXER E DEMULTIPLIXER ENCODER E DECODER
3	RETI LOGICHE SEQUENZIALI	DIFFERENZA TRA CIRCUITO COMBINATORIO E SEQUENZIALE CIRCUITI SEQUENZIALI ASINCRONI E SINCRONI SEGNALE DI CLOCK, PERIODO E FREQUENZA SINCRONIZZAZIONE DI TIPO PER E NET LATCH SR E LATCH SR CON ENABLE FF JK, FF D E FF T DIAGRAMMI TEMPORALI DI LATCH E FLIP-FLOP



		REGISTRI PIPO, SIPO, PISO, SISO CONTATORI ASINCRONI E CONTATORI SINCRONI MODULO DI UN CONTATORE PROCESSO IN VHDL STATEMENT <i>IF-THEN-ELSE</i> DESCRIZIONE DI LATCH, FLIP-FLOP E CONTATORI IN VHDL
4	AUTOMI A STATI FINITI	DEFINIZIONE DI AUTOMA MODELLO DI MOORE E MEALY DESCRIZIONE DI UN AUTOMA MEDIANTE DIAGRAMMA DEGLI STATI E TABELLE DEGLI STATI E DELLE USCITE AUTOMI RICONOSCITORI DI SEQUENZE DESCRIZIONE IN VHDL DI UN AUTOMA DI TIPO MOORE E DI TIPO MEALY
5	LABORATORIO	ES01 - SIMULAZIONE DI CIRCUITI DIGITALI CON TINKERCAD E IL FUNZIONAMENTO DELLA BREADBOARD ES02 - PROGETTO DI UN SISTEMA DI ALLARME ES03 - CIRCUITO PER LA RILEVAZIONE DEI NUMERI PRIMI ES04 - EDA PLAYGROUND E PROGETTAZIONE IN VHDL ES05 - RILEVAZIONE DEI NUMERI PRIMI IN VHDL ES06 - REALIZZAZIONE DI UN SOMMATORE A 8BIT IN VHDL ES07 - REALIZZAZIONE DI UN SOTTRATTORE A 8BIT IN VHDL ES08 - REALIZZAZIONE DI UN COMPARATORE A 8 BIT IN VHDL ES09 - REALIZZAZIONE DI UN'ALU IN VHDL ES10 - I FLIPFLOP IN VHDL ES11 - CONTATORI ASINCRONI IN VHDL SU EDA PLAYGROUND ES12 - INSTALLAZIONE DELL'APPLICAZIONE VIVADO ES13 - PROGETTAZIONE VHDL CON VIVADO ES14 - DISPLAY7SEG CON VIVADO

STRUMENTI/SUSSIDI DIDATTICI

LIBRO DI TESTO, DISPENSE, SITO TINKERCAD.COM, SITO EDAPLAYGROUND.COM

VERIFICHE E VALUTAZIONI	ATTIVITÀ DI RECUPERO	NOTE
SCRITTE, ORALI E PRATICHE	IN ITINERE	

DATA 04/06/2021

I DOCENTI

GLI STUDENTI

