

I.T.C.S. ERASMO DA ROTTERDAM
 Liceo Artistico Indirizzo Grafica - Liceo delle Scienze Umane opz. Economico sociale
 ITI Informatica e Telecomunicazioni - ITI Costruzioni Ambiente e Territorio
 Via Varalli, 24 - 20021 BOLLATE (MI) - Tel. 023506460/75
 MITD450009 - C.F. 97068290150



UNIONE EUROPEA



MIUR

Ministero dell'Istruzione, dell'Università e della Ricerca
 Dipartimento per la Programmazione
 Direzione Generale per interventi in materia di edilizia
 scolastica, per la gestione dei fondi strutturali per
 l'istruzione e per l'innovazione digitale
 Ufficio IV

PER LA SCUOLA - COMPETENZE E AMBIENTI PER L'APPRENDIMENTO (FSE-FESR)

PROGRAMMAZIONE PREVENTIVA	Codice Mod. RQ 10.3 Pag. 1 / 3
---------------------------	---------------------------------------

A.S.	2021/2022	DOCENTI	
DISCIPLINA	TECNOLOGIE E PROGETTAZIONE DI SISTEMI INFORMATICI E DI TELECOMUNICAZIONI		
CLASSE	3	INDIRIZZO	Informatica e Telecomunicazioni – art. Telecomunicazioni

COMPETENZE

SCEGLIERE DISPOSITIVI E STRUMENTI IN BASE ALLE LORO CARATTERISTICHE FUNZIONALI REDIGERE RELAZIONI TECNICHE E DOCUMENTARE LE ATTIVITÀ INDIVIDUALI E DI GRUPPO RELATIVE A SITUAZIONI PROFESSIONALI GESTIRE PROGETTI SECONDO LE PROCEDURE E GLI STANDARD PREVISTI DAI SISTEMI AZIENDALI DI GESTIONE DELLA QUALITÀ E DELLA SICUREZZA.

N°	Titolo del modulo	Contenuti	Attività di laboratorio (se previste)	Obiettivi disciplinari	Periodo
----	-------------------	-----------	---------------------------------------	------------------------	---------

E-mail: MITD450009@istruzione.it PEC: MITD450009@pec.istruzione.it

Sito web: www.itcserasmo.it



N°	Titolo del modulo	• Contenuti	• Attività di laboratorio	Obiettivi disciplinari	Periodo
1	Elettronica digitale	<ul style="list-style-type: none"> • Proprietà e teoremi dell'algebra di Boole • Porte logiche • Funzione di commutazione e forme canoniche • Minimizzazione di una funzione di commutazione • Analisi e sintesi di un circuito combinatorio 	<ul style="list-style-type: none"> • Simulazione di circuiti con Tinkercad • Analisi del funzionamento delle porte logiche elementari; • Circuito digitale da funzione logica • Sintesi di circuiti combinatori (Progetto di un sistema di allarme) 	<ul style="list-style-type: none"> • Conoscere la funzione delle porte logiche • Saper analizzare il funzionamento di un circuito digitale • Saper sintetizzare un circuito combinatorio 	Settembre Ottobre
2	VHDL	<ul style="list-style-type: none"> • Entità ed Architettura • Il tipo bit, bit_vector, STD_LOGIC, STD_LOGIC_VECTOR, Tipo enumerativo • Modelli descrittivi "behavioral", "data flow", "structural" • Assegnamento condizionale • Statement sequenziali • Multiplexer e demultiplexer in VHDL • Encoder e Decoder in VHDL 	<ul style="list-style-type: none"> • EDA Playground, Progettazione e simulazione in VHDL • Simulazione e sintesi delle porte logiche • Simulazione e sintesi di un Half-Adder, Full-Adder e sommatore binario • Simulazione e sintesi di un Half-Subtractor, Full-Subtractor e sottrattore binario • Simulazione e sintesi di un decoder bcd-7segmenti 	C3) Conoscenza del software di simulazione digitale Vivado <ul style="list-style-type: none"> • Conoscere la sintassi del linguaggio VHDL • Saper descrivere, simulare e sintetizzare un circuito combinatorio tramite ambiente di sviluppo Vivado 	Novembre Dicembre Gennaio
3	Circuiti sequenziali	<ul style="list-style-type: none"> • Circuiti asincroni e sincroni • Latch SR • Flip-Flop JK, T e D • Contatori sincroni e asincroni • Registri • Statement sequenziali in VHDL • Contatori asincroni e sincroni in VHDL • Struttura if-elsif-else • Struttura case-when • Contatori e registri in VHDL 	<ul style="list-style-type: none"> • Sintesi Di FLIP-FLOP • Sintesi di contatori sincroni • Sintesi di semplici circuiti sequenziali • Display a 7 segmenti 	<ul style="list-style-type: none"> • Conoscere la funzione delle porte logiche • Saper analizzare il funzionamento di un circuito digitale • Saper sintetizzare un circuito combinatorio 	Febbraio Marzo

4	Automi a stati finiti	<ul style="list-style-type: none">• modello di Moore e di Mealy• descrizione di un automa mediante diagramma degli stati e tabelle degli stati e delle uscite• automi riconoscitori di sequenze descrizione in vhdl di un automa di tipo Moore e di tipo Mealy	<ul style="list-style-type: none">• sintesi di un automa riconoscitore di sequenze• progettazione di un hardware per la gestione di un parcheggio• simulazione con https://www.edaplayground.com/	<ul style="list-style-type: none">• Conoscere la differenza tra automa di Mealy e Moore (C5)• saper analizzare e sintetizzare in vhdl un automa	Aprile Maggio
---	------------------------------	--	--	--	------------------

Data _____

Il Docente
